

Betriebssysteme (BS)

VL 1 – Einführung

Daniel Lohmann

Lehrstuhl für Informatik 4
Verteilte Systeme und Betriebssysteme

Friedrich-Alexander-Universität
Erlangen Nürnberg

WS 16 – 20. Oktober 2016

https://www4.cs.fau.de/Lehre/WS16/V_BS



Lernziele

- **Vertiefen** des Wissens über die interne Funktionsweise von Betriebssystemen
 - Ausgangspunkt: Systemprogrammierung
 - Schwerpunkt: Nebenläufigkeit und Synchronisation
- **Entwickeln** eines Betriebssystems *von der Pike auf*
 - OOSTuBS / MPStuBS Lehrbetriebssysteme
 - **Praktische** Erfahrungen im Betriebssystembau machen
- **Verstehen** der technologischen Hardware-Grundlagen
 - PC-Technologie verstehen und einschätzen können
 - Schwerpunkt: Intel x86 / IA-32



Vorwort

Die Lehrveranstaltung ist grundsätzlich für alle Studiengänge offen. Sie verlangt allerdings gewisse Vorkenntnisse. Diese müssen nicht durch Teilnahme an den Lehrveranstaltungen von 14 erworben worden sein.



Voraussetzungen

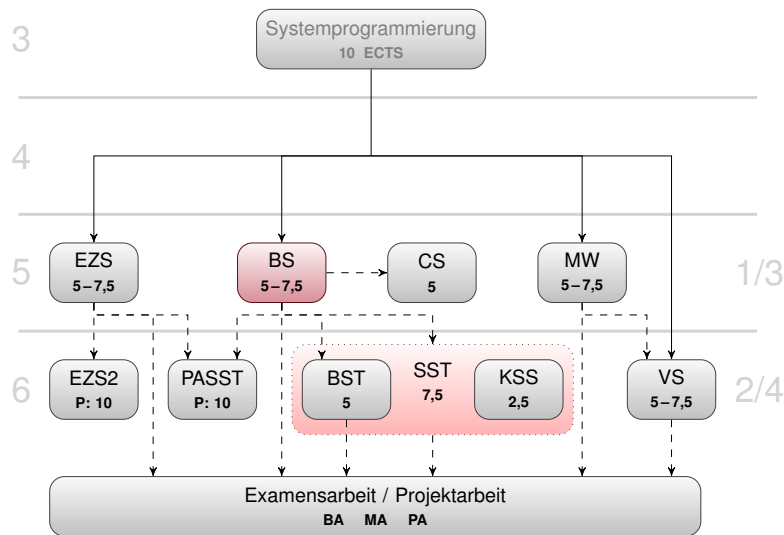
- Rechnerarchitektur, **Systemprogrammierung**
- C / **C++**, Assembler (x86)
- Ein gewisses Maß an **Durchhaltevermögen**
- Freude an systemnaher und **hardwarenaher Programmierung**

Wir arbeiten auf der "nackten Maschine" (bare metal)!

Die meisten sind überrascht, wie viel Spaß das macht :-)



Einpassung in den Musterstudienplan (Bachelor/Master)



Veranstaltungsbestandteile

(5 – 7,5 ECTS Punkte)

VL – Vorlesung 2,5

Vorstellung und detaillierte Behandlung des Lehrstoffs

+

Ü – Übung 2,5

- Übung **OOStuBS**
- 6 – 7 Übungsaufgaben
- Abnahme alle 14 Tage

oder

EÜ – Erweiterte Übung 5

- Übung **MPStuBS**
- erweiterte Aufgaben
- Rechnerübung "Pflicht"

+

RÜ – Rechnerübung 0

- **Betreutes** Arbeiten am Rechner
- Hilfe zu **OOStuBS** und **MPStuBS**

Verwendbarkeit, Scheinerwerb und Modulnote

Wahlpflichtmodul (Bachelor/Master) der Vertiefungsrichtung Verteilte Systeme und Betriebssysteme

- eigenständig (nur BS) VL + Ü oder VL + EÜ
- mit weiteren Veranstaltungen VL oder VL + Ü oder VL + EÜ

Studien- und Prüfungsleistungen

- Bachelor Prüfungsleistung
- Master Prüfungsleistung
erworben durch
 - erfolgreiche Teilnahme an den Übungen
 - erfolgreiche Bearbeitung aller Übungsaufgaben
 - 30 min. mündliche Prüfung

Berechnung der Modulnote

- Note der mündlichen Prüfung + "Übungsbonus" in Zweifelsfällen

Übungsbetrieb

Übung

Raum 0.031 oder 00.152, Abgaben in 0.01 (Huber-CIP)

- Zwei Termine zur Auswahl
 - Mi, 12:15 – 13:45 (0.031) oder Fr, 12:15 – 13:45 (0.031)
- Übungsaufgaben sind in 2er-Gruppen zu bearbeiten
- Anmeldung über **WAFFEL** (URL siehe Webseite)
 - Freischaltung erfolgt nach der Vorlesung, heute im Tagesverlauf

Rechnerübung

Raum 0.01 (Huber-CIP)

- Zwei Termine zur Auswahl
 - Do, 14:00 – 15:30 (0.01) oder Fr, 14:00 – 15:30 (0.01)
- Betreuer können auch jederzeit direkt angesprochen werden

Terminübersicht Wintersemester 2016

KW	Mi 12-14	Mi 14-16	Do 10-12	Fr 12-14	Fr 14-16	Raum
17.10.			VL ₁			0.031
24.10.			VL ₂	Ü ₁		
31.10.	Ü ₁	RÜ	VL ₃	Ü ₂	RÜ	0.031
07.11.	Ü ₂	RÜ	VL ₄	A ₁	RÜ	0.01
14.11.	A ₁	RÜ	VL ₅	Ü ₃	RÜ	0.01
21.11.	Ü ₃	RÜ	VL ₆	A ₂	RÜ	
28.11.	A ₂	RÜ	VL ₇	Ü ₄	RÜ	
05.12.	Ü ₄	RÜ	VL ₈	A ₃	RÜ	
12.12.	A ₃	RÜ	VL ₉	Ü ₅	RÜ	
19.12.	Ü ₅	RÜ			RÜ	
26.12.						
09.01.		RÜ	VL ₁₀	A ₄	RÜ	
16.01.	A ₄	RÜ	VL ₁₁	Ü ₆	RÜ	
23.01.	Ü ₆	RÜ	VL ₁₂	A ₅	RÜ	
30.01.	A ₅	RÜ	VL ₁₃	Ü ₆	RÜ	
06.02.	A ₆	RÜ		Ü ₇	RÜ	



Beteiligte Personen

Dozenten Vorlesung



Daniel Lohmann



Volkmar Sieh

Tafel- und Rechnerübung



Christian Dietrich



Valentin Rothberg



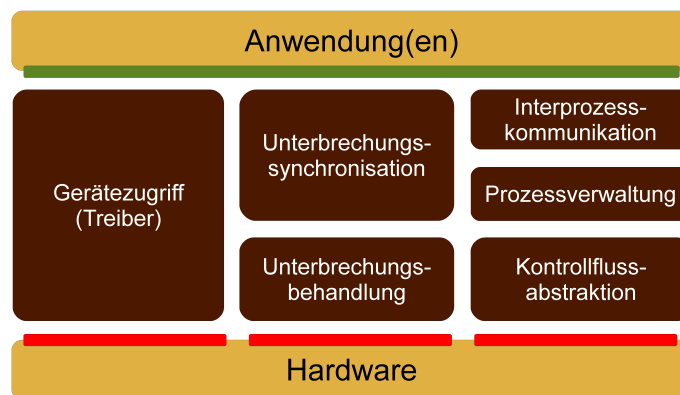
Gabor Drescher



Sebastian Maier

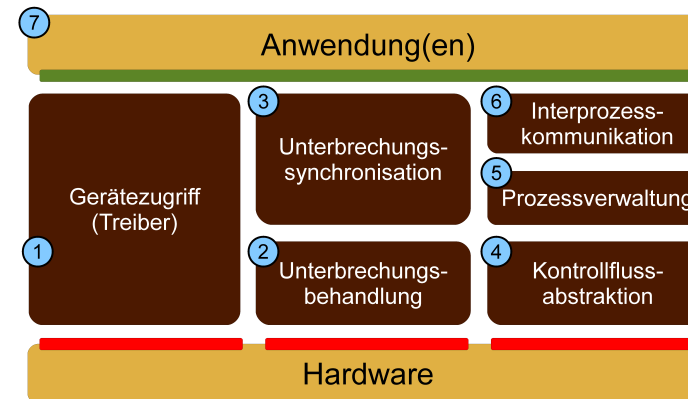


Aufbau eines Betriebssystems



Themenübersicht Übung

Am Beispiel von: OOSTuBS, MPStuBS

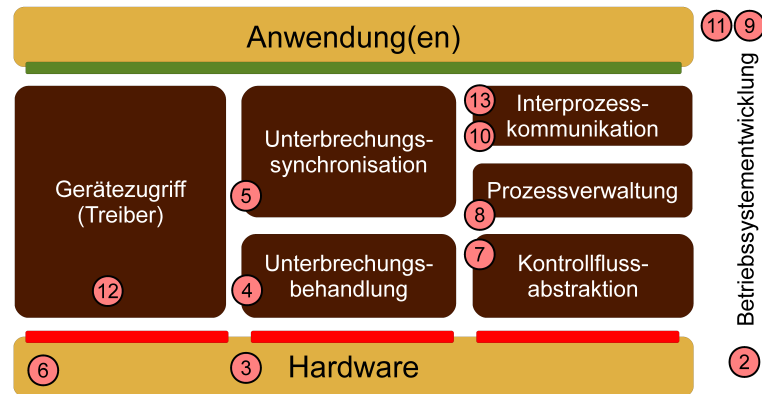


Betriebssystementwicklung



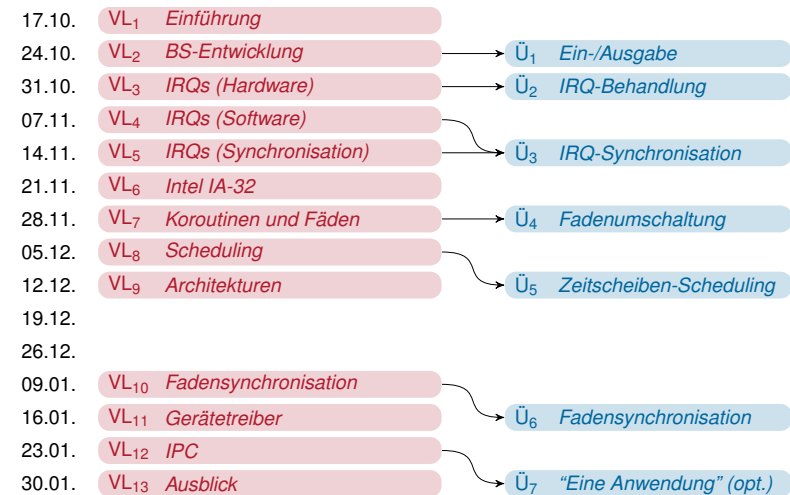
Themenübersicht Vorlesung

Am Beispiel von: x86, MC68k, TriCore; Windows, Linux



Verzahnung von Vorlesung und Übungsaufgaben

KW



VL₂ Betriebssystementwicklung (oft ein harter Kampf!)

- Erste Schritte
 - Wie bringt man sein System auf die Zielhardware?
 - Übersetzen und Linken für "nackte Hardware"
 - Bootvorgang
- Testen und Fehlersuche
 - Was tun, wenn das System nicht reagiert?
 - "printf"-Debugging
 - Simulatoren
 - Debugger
 - Remote debugging
 - Hardwareunterstützung



VL₃₋₄ Programmunterbrechungen

- im Prinzip
 - Unterbrechungen, *Traps* und Ausnahmen
 - Vektortabellen
 - geschachtelte Unterbrechungen
 - *spurious interrupts*
- beim PC
 - CPU und APIC
 - Unterbrechungen in Multiprozessorsystemen
- Behandlung im Betriebssystem
 - Kopplungsfunktion
 - Zustandssicherung



VL₅ Unterbrechungssynchronisation

- Zusammenspiel zwischen Unterbrechungsbehandlung und “normalem” Kontrollfluss
 - Ursache und Problem
 - Kontrollflussebenenmodell
- Hardware-Mechanismen zur “harten Synchronisation”
 - `cli` und `sti`
 - Unterbrechungsebenen
- Software-Mechanismen zur “weichen Synchronisation”
 - Pro-/Epilogmodell und Varianten
 - Unterbrechungstransparente Algorithmen



VL₆ Das Intel IA-32 Programmiermodell

- Die Entwicklung der x86 CPU-Familie
 - vom 8086 bis zum Core i7
- Relikte und Eigenarten (*quirks*)
 - *Real Mode*
 - *A20 Gate*
- Neuerungen des *Protected Mode*
 - Ringe und Schutzmodell
 - *Task-Modell*
- Hardwarevirtualisierung



VL₇ Programmfäden

- Realisierung von Programmfäden
 - beim MC68k, Infineon TriCore, Intel x86
 - Fortsetzungen und Koroutinen als Basis
 - Implementierung des Kontextwechsels
- Fadenmodelle
 - leicht vs. schwer vs. federgewichtig vs. ...
 - Umsetzung in einer Systemfamilie



VL₈ Ablaufplanung

- Kurze Wiederholung und Vertiefung
 - Grundprinzipien
 - Klassifikation
 - neue Strategien
- Beispiele aus der Praxis
 - Windows
 - Linux
 - Scheduling auf Multiprozessor-Systemen
- Herausforderungen beim Betriebssystembau
 - Zusammenspiel Ablaufplanung \Rightarrow Unterbrechungssynchronisation



VL₉ Architekturen

- Wie organisiert man ein Betriebssystem: Architekturmodelle
 - Bibliotheken
 - Monolithen
 - Mikrokerne
 - Exokerne
 - Hypervisor
- Geschichte: Revolutionen, Religionen . . . und die Realität
 - Bewertungskriterien
 - Erfolgs- und Misserfolgsgeschichten
- Beispiele aus der Praxis
 - OS360, Unix, Linux, L4, Windows
 - exoKernel, xen, vmware
 - . . .



VL₁₀ Fadensynchronisation

- Grundsätzliches
 - Voraussetzungen
 - aktives und passives Warten
- Synchronisationsprimitiven
 - *Mutex*, *Semaphore* und *Condition*
 - aus der Sicht des BS-Entwicklers
- spezielle Probleme
 - Wechselwirkung Synchronisation \Leftrightarrow Ablaufplanung
 - Fortschrittsgarantie und Verklemmung
- Beispiele aus der Praxis
 - Synchronisationsprimitiven in Windows



VL₁₁ Geräteprogrammierung

- Treiber und ihre Bedeutung
 - Vielfalt von Geräten
 - Probleme
- Komponentenmodell für Treiber
 - Struktur eines E/A-Systems
 - Treiberklassen und -schnittstellen
- Beispiele aus der Praxis
 - Windows
 - Linux



VL₁₂ Interprozesskommunikation (IPC)

- Grundsätzliches
 - Wechselwirkung \Leftrightarrow Synchronisation
 - implizite und explizite Synchronisation
- Abstraktionen jenseits von *Semaphore*
 - gemeinsamer und verteilter Speicher
 - Fern- und Nahaufrufe
- Dualität nachrichtenbasierter und prozeduraler Systeme
 - konkrete Beispiele
 - Mikrokern \Leftrightarrow Monolith



Quo Vadis Betriebssysteme?

- Zusammenfassung
 - Zusammenfassung des Lernstoffes
 - Diskussion der Evaluationsergebnisse
 - Tipps und Hinweise für die Prüfung
- Ausblick: Neue Herausforderungen
 - Multi- und Manycore Systeme
 - Heterogene Hardware
- Ausblick: Systeme aus der Forschung
 - Corey
 - Barrelfish/Multikernel
 - Factored OS
 - TxOS
 - OctoPOS/Invasive Computing
 - ...



Viel Spaß!

